

PLANO DE ENSINO E APRENDIZAGEM

CURSO: Engenharia Elétrica

Disciplina: Sistemas Digitais II	Período Letivo: 1º sem/2015	Série: 7ª Série	Período: Não definido
Semestre de Ingresso: 1º		Ano de Ingresso: 2012	
C.H. Teórica: 30	C.H. Prática: 10	C.H. Outras: 20	C.H. Total: 60

Ementa

Dispositivos Lógicos Programáveis. Blocos lógicos de FPGA. Projetos digitais utilizando FPGA. Ambiente de software EDA (Electronic Design Automation). Linguagem de descrição de hardware: VHDL e Verilog. Biblioteca primitiva.

Objetivos

Concretizar os assuntos desta ementa que são assuntos atuais e de grande crescimento na área da eletrônica digital e aplicar estes conhecimentos no laboratório.

Conteúdo Programático

Dispositivos Lógicos Programáveis (PLDs)

- 1.1. SPLDs
- 1.2. CPLDs
- 1.3. FPGA
2. Blocos lógicos de FPGA
3. Projetos digitais utilizando FPGA
 - 3.1. Especificação e entrada de projetos
 - 3.2. Síntese lógica e mapeamento
 - 3.3. Posicionamento e roteamento
 - 3.4. Verificação e teste
 - 3.5. Programação do FPGA
4. Ambiente de software EDA (Electronic Design Automation)
 - 4.1. Software Quartus II (Altera)
 - 4.2. Software ISE (Xilinx)
 - 4.3. Editor gráfico: Schematic
 - 4.4. Editor de texto: HDL
5. Linguagem de descrição de hardware %u2013 VHDL e Verilog
6. Biblioteca primitiva
 - 6.1. Elementos lógicos
 - 6.2. Flip-flops e Latches
 - 6.3. Buffers
 - 6.4. Terminais de E/S
 - 6.5. Biblioteca de megafunções
 - 6.6. Componentes aritméticos
 - 6.7. Compilador de memória
 - 6.8. Portas
 - 6.9. Componentes de E/S
 - 6.10. Compilador de armazenamento
 - 6.11. Portas lógicas (Família 74xx)
 - 6.12. Unidade lógica e aritmética
 - 6.13. Mux/Demux
 - 6.14. Somadores

6.15. Contadores/divisores de frequência
6.16. Multiplicadores
6.17. Latches
6.18. Buffers
6.19. Flip-flop / Registradores
6.20. Conversores

Procedimentos Metodológicos Indicados
Aula expositiva com resolução de exercícios de aplicação e desenvolvimento de atividades em laboratório.

Sistema de Avaliação	
1º Avaliação - PESO 4,0	2º Avaliação - PESO 6,0
Atividades Avaliativas a Critério do Professor	Prova Escrita Oficial
Práticas:	Práticas:
Teóricas:	Teóricas:
Total: 0	Total: 0

Bibliografia Básica Padrão
1) TOCCI, Ronald J.; WIDMER, Neal S.. Sistemas Digitais : princípios e aplicações. 11ª ed. São Paulo: Pearson - Prentice Hall, 2011.

Bibliografia Básica Unidade: Universidade Anhanguera de São Paulo - UNIAN/SP (UAB)
1) IDOETA, Ivan Valeije. Elementos de Eletrônica Digital . 29ª ed. São Paulo: Erica, 2007.
2) NASCIMENTO, José L. do (org.); TOCCI, Ronald J.; WIDMER, Neal S.. Sistemas digitais princípios e aplicações . 11ª ed. São Paulo: Pearson - Prentice Hall, 2011.

Bibliografia Complementar: Universidade Anhanguera de São Paulo - UNIAN/SP (UAB)
1) LOURENÇO, Antônio C. de; CRUZ, Eduardo C. A. Circuitos Digitais . 9ª ed. São Paulo: Érica, 2007.
2) D´AMORE, Roberto. VHDL : descrição e síntese de circuitos digitais. 1ª ed. Rio de Janeiro: LTC - Livros Técnicos e Científicos, 2005.
3) VAHID, Frank. Sistemas Digitais: Projeto, Otimização e HDLS . 1ª ed. São Paulo: Bookman, 2008.
4) WAGNER, Flávio R.; REIS, André I.; RIBAS, Renato P.. Fundamentos de Circuitos Digitais . 1ª ed. Porto Alegre: Sagra Luzzatto, 2006.
5) FLOYD, Thomas L.. Sistemas digitais : fundamentos e aplicações. 1ª ed. Porto Alegre: Bookman, 2007.

Cronograma de Aulas	
Semana nº.	Tema
1	Dispositivos Lógicos Programáveis
2	Blocos lógicos de FPGA
3	Projetos digitais utilizando FPGA
4	Ambiente EDA (Electronic Design Automation) de software
5	Ambiente EDA (Electronic Design Automation) de software
6	Linguagem de descrição de hardware - VHDL e Verilog
7	Linguagem de descrição de hardware - VHDL e Verilog
8	Elementos lógicos, Flip-flops e Latches
9	Buffers, Terminais de E/S
10	Avaliação Parcial
11	Biblioteca de megafunções
12	Biblioteca de megafunções
13	Biblioteca de megafunções
14	Projetos de sistemas digitais por schematic
15	Projetos de sistemas digitais por schematic
16	Projetos de sistemas digitais por VHDL

17	Projetos de sistemas digitais por VHDL
18	Prova Escrita Oficial
19	Revisão e preparação para a Prova substitutiva
20	Prova Substitutiva

Coordenador do Curso Assinatura	Diretor Executivo __/__/____ Assinatura
--	---