



**GRADUAÇÃO PRESENCIAL**  
1º semestre- 2015

*Sistemas Digitais II*  
*Eng<sup>a</sup> Elétrica – 6º/ 7º semestres*

*Prof<sup>o</sup>. Ms.Cristiano Malheiro*

[cmalheiro@anhanguera.com](mailto:cmalheiro@anhanguera.com)

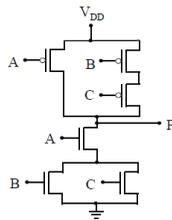
<http://cristianotm.wix.com/notasdeaula>



## Aula 5

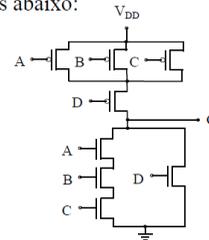
### Correção dos exercícios da Lista (Finais com Transistor):

**Exercício 10)** Preencha o Mapa de Karnaugh das funções abaixo:



AB \ C	00	01	11	10
0				
1				

F= \_\_\_\_\_



AB \ CD	00	01	11	10
00				
01				
11				
10				

G= \_\_\_\_\_

## Aula 5

### Correção dos exercícios da Lista (Finais com Transistor):

Exercício 11) Implemente as funções abaixo, utilizando a técnica de associação série/paralelo apresentado em sala de aula:

$$a) F = A \cdot \overline{B} + C \cdot D \cdot E$$

$$b) G = A + B \cdot \overline{C} \cdot D$$

**Regra:** Para o PMOS: + é série  
. É paralelo

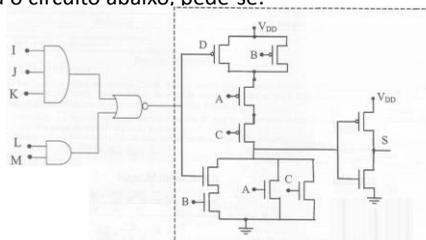
3

kroton  
ponto por educar

## Aula 5

### Correção dos exercícios da Lista (Finais com Transistor):

Exercício 12) Para o circuito abaixo, pede-se:



- Determinar a expressão da função S, em função dos sinais de entrada (A, B, C e D);
- Desenhar o circuito representado por portas lógicas acima, utilizando-se da técnica de associação série- paralelo.

4

kroton  
ponto por educar

## Aula 5

### PLD D2-115 da Altera

#### O que é um PLD?

É um **dispositivo lógico programável** (*Programmable logic device* - PLD) utilizado para construir [circuitos digitais](#).

Ao contrário de uma [porta lógica](#), que tem uma função fixa, um PLD tem uma função indefinida quanto a sua fabricação. Antes de se utilizar um PLD num circuito, este deve ser programado (via linguagem ou via esquemático).

5



## Aula 5

### PLD D2-115 da Altera

#### Como o PLD guarda a configuração?

Um PLD é uma combinação de dispositivos lógicos e de memória. A memória é usada para guardar o padrão que é dado ao chip durante a programação. Muitos dos métodos para armazenar dados no circuito integrado foram adaptados para serem usados em PLDs. Isto inclui:

SRAM

Células EPROM, EEPROM

Memória Flash

PLDs baseadas em SRAM tem que ser programadas cada vez que a energia é ligada isto normalmente é feito por outra parte do circuito. Uma célula EPROM é um transistor MOS (semicondutor de óxido metálico) que pode ser comutada por uma carga elétrica permanente aplicada no seu eletrodo 'gate'. Uma memória FLASH é não-volátil, retendo a informação mesmo que a energia elétrica seja desligada.

6



## Aula 5

### PLD D2-115 da Altera

www.microgenios.com/71.14.0.0.528.de2-115-board-placa-de-desenvolvimento-%7C-educacional-altera.html

**Logica Programavel  
CPLD e FPGA**

**eLab**  
LABORATÓRIO  
DE ELETRÔNICA DIGITAL

**XILINX**

Seções

- PIC Microchip
- PIC24/dsPIC Microchip
- PIC32 Microchip
- FireWire/ CoolFire
- 8051/2
- AVR AT/MEL
- ARM Development Tools
- FPGA e CPLD (Altera e Xilinx)**
- Módulos GSM/GPRS/ GPS
- Módulos / Acessórios
- Arduino
- eLAB Eletrônica Analógica
- Gravador / Depurador
- Gravador PIC e dsPIC
- Gravador AVR

Início » Kits Educacionais » FPGA e CPLD (Altera e Xilinx)

Veja todos os produtos de "FPGA e CPLD (Altera e Xilinx)"

**DE2- 115 Board - Placa de desenvolvimento | Educacional - Altera**

**Comprar** Seja o primeiro de seus amigos a curtir isso: **Twitter** 1 **Like** 1

Informe as opções desejadas para este produto:

Finalidade do Produto: **COMERCIAL (para alunos, professores ou empresas)**

Por: **R\$ 3.720,00**  
ou 5x de **R\$ 744,00**

Qtde: 1 **COMPRAR** SITE: RZO/SECARGO

À vista no boleto bancário: **R\$ 3.534,00**

7

**kroton**  
paixão por educar



## Aula 5

<u>Disciplina:</u>	<u>Circuitos Lógicos</u>	<u>Sistemas Digitais I</u>	<u>Sistemas Digitais II</u>
<b>Tipo de Sistema:</b>	Sistemas Combinatórios	Sistemas Sequenciais	<b>Sistemas Dinâmicos Comandados por Eventos</b>
<b>Características Básicas:</b>	As saídas são determinadas diretamente a partir das entradas	As saídas são determinadas a partir das entradas e do estado do sistema	<b>Modelagem de sistemas digitais com redes de Petri; Projeto de sistemas digitais programáveis</b>
<b>Dispositivos:</b>	Portas Lógicas	Biestáveis /Dispositivos de Lógica Programável	<b>Dispositivos de Lógica Programável</b>

8

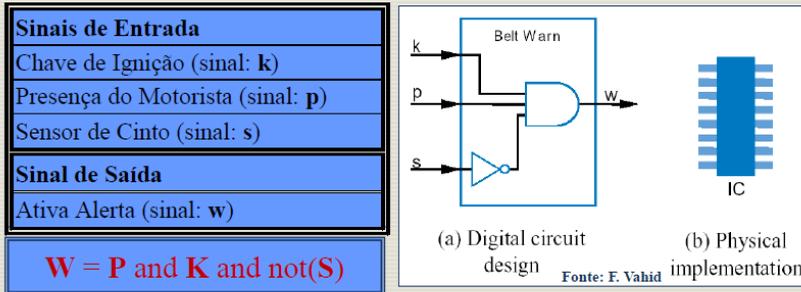
**kroton**  
paixão por educar



## Aula 5

- **Questão:** Como transformar o projeto de um sistema digital (normalmente representado por um desenho contendo um conjunto de símbolos lógicos interligados) em um circuito físico real, implementado com Circuitos Integrados (CI's)?

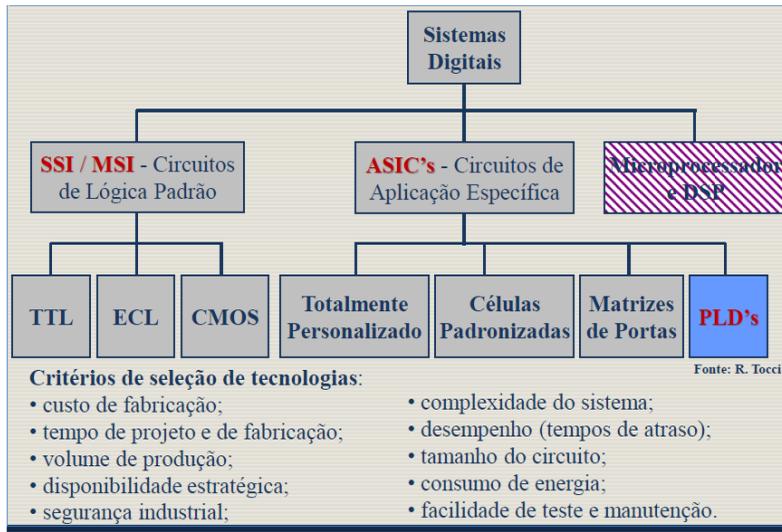
Utilizaremos como exemplo o circuito lógico de alerta de abertura do cinto de segurança, representado na figura seguinte.



9



## Aula 5



10



## Aula 5

**PLD** (*Programmable Logical Devices*) caracterizam-se por permitir ao projetista configurar as células lógicas do CI de modo adequado a atender ao projeto, sem a necessidade de fabricação de componentes especiais.

### Tipos de PLD:

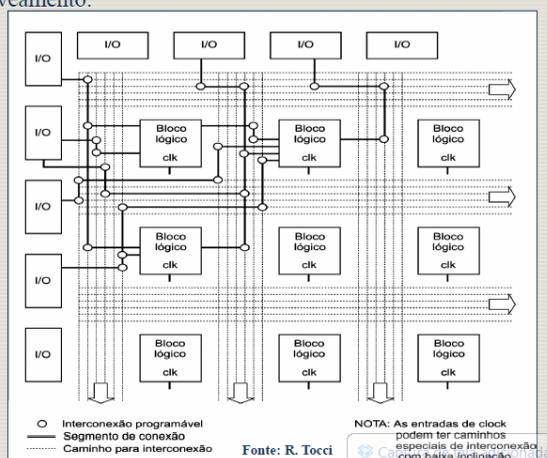
- **SPLD** (*Simple Programmable Logic Devices*): circuitos com centenas de portas lógicas básicas (AND e OR) e eventualmente registradores, que podem ser interconectadas pelo projetista através de ferramentas de configuração de hardware;
- **CPLD** (*Complex Programmable Logic Devices*): circuitos com centenas de elementos lógicos (cada um deles similar a um SPLD), que podem ser configurados individualmente e interconectados pelo projetista através de ferramentas de configuração de hardware;
- **FPGA** (*Field Programmable Gate Arrays*): circuitos com centenas de blocos lógicos programáveis individualmente, através de blocos de memória (tabelas de consulta), que podem ser interligados através de uma matriz de chaveamento, também programável pelo projetista através de ferramentas de configuração de hardware.

11

## Aula 5

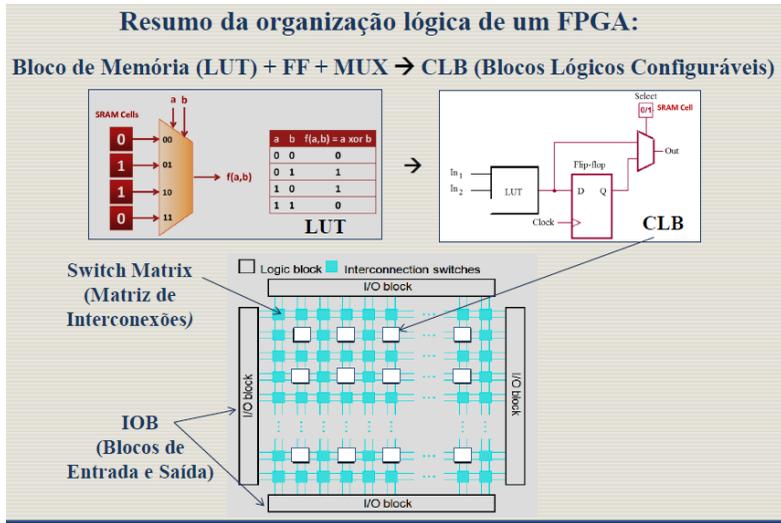
**FPGA** (*Field Programmable Gate Arrays*): circuitos com centenas de blocos lógicos programáveis individualmente, que podem ser interligados através de uma matriz de chaveamento.

Exemplo de arquitetura de um FPGA



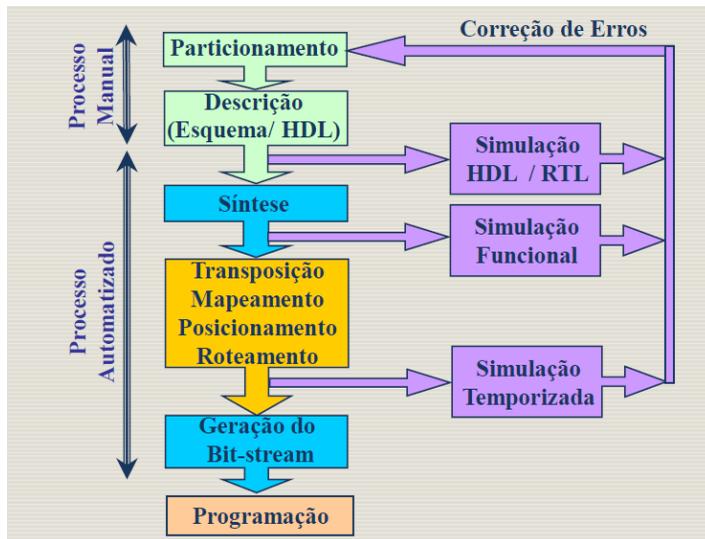
12

## Aula 5



13

## Aula 5



14

## Aula 5

### • Principais Fabricantes:

#### – ALTERA

- **FPGA: Cyclone II - EP2C70F896C6**
- **Ferramenta de desenvolvimento: Quartus II**  
(versão 8.1 Web Edition: disponível para download no servidor da FEI: [N:\Nantes\Prog\Quartus II 81 Free](#))

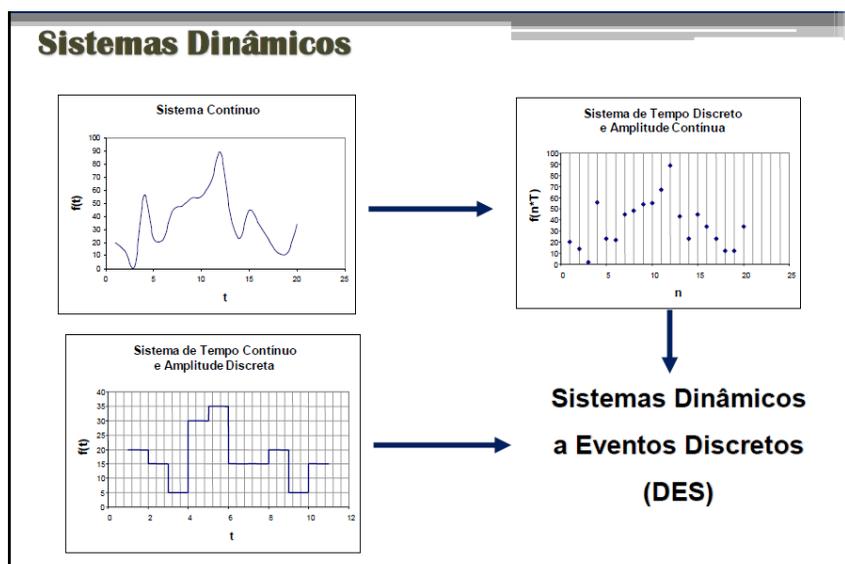
#### – XLINX

- **FPGA: Spartan-3 - XC3S400**
- **Ferramenta de desenvolvimento: ISE**  
(versão 8.1i: disponível para download no site: [www.xilinx.com](http://www.xilinx.com))

15

kroton  
ponto por educar

## Aula 5



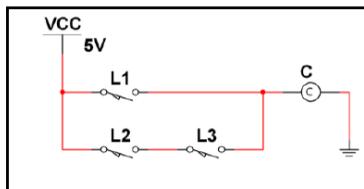
16

kroton  
ponto por educar

## Aula 5

### Sistemas Dinâmicos

#### Exemplo de sistema dinâmico a eventos discretos (DES)



• Elementos do sistema:

C : contator (C=1 → contator energizado,  
C=0 → contator desligado)

L1, L2, L3: chaves (L=1 → chave fechada,  
L=0 → chave aberta)

- ❑  $C = L1 \text{ or } (L2 \text{ and } L3)$  (álgebra booleana)
- ❑ Interpretação das situações que podem ocorrer em função dos eventos de fechamento das chaves :
  - Caso 1: fechamento de L1 implica em C=1;
  - Caso 2: fechamento simultâneo de L2 e L3 implica em C=1;
  - Caso 3: O fechamento simultâneo de L1, L2 e L3 também implica em C=1 (valor diferente da soma linear das saídas anteriores).

17

kroton  
pensando por educar

## Aula 5

### Sistemas a Eventos Discretos

- A ocorrência de um evento causa uma **mudança abrupta** e instantânea no sistema.
- Ao perceber o evento, o sistema reage **acomodando-se** instantaneamente em uma nova situação (estado), onde permanece até que ocorra um novo evento.
- Para especificar o **comportamento** do sistema deve-se estabelecer **seqüências ordenadas de eventos** que levem à realização de determinado objetivo.

#### ❑ Sistemas Sequenciais

- Máquinas de Estado (Mealy e Moore)

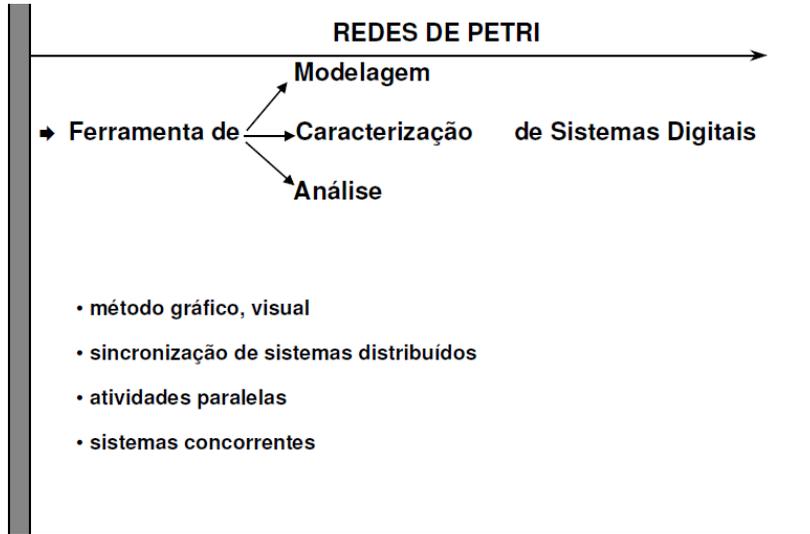
#### ❑ Múltiplos Fluxos de Controle, Paralelismo, Concorrência

- Redes de Petri (RP)

18

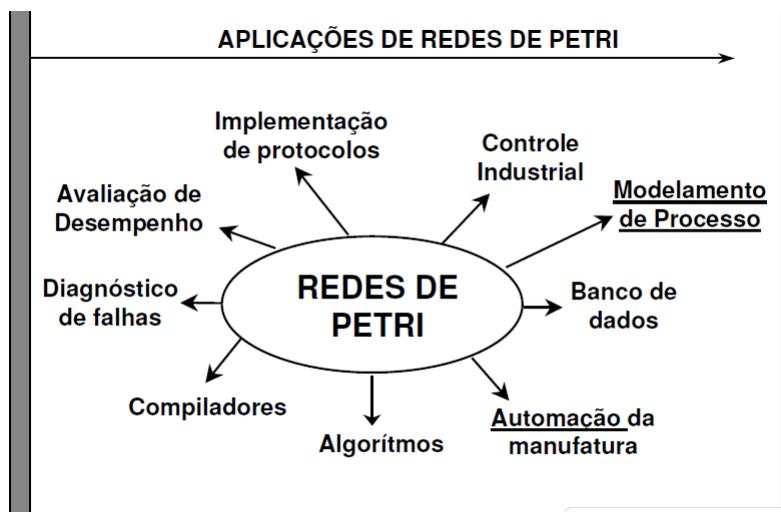
kroton  
pensando por educar

## Aula 5



19

## Aula 5



Captura de tela adicionada

20

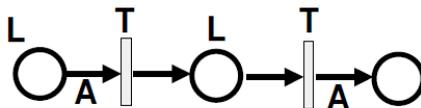
## Aula 5

### DEFINIÇÕES DO MODELO

→ **Modelo gráfico** - a rede é expressa através de um **grafo**

⇒ **GRAFO** - comportamento **estático**, relação entre os componentes

- Lugares - possíveis estados (outro conceito)
- Transições - eventos que provocam mudança
- Arcos - interligam lugares e transições



21

kroton  
pela educação

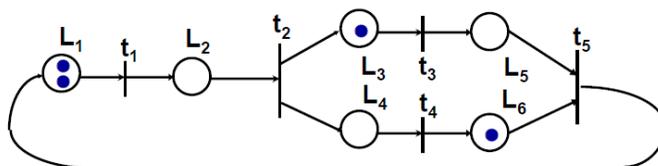
## Aula 5

### Redes de Petri – Modelo Gráfico

□ **MODELO GRÁFICO** - a rede é expressa através de um **grafo**

□ **GRAFO** - comportamento **estático**, relação entre os componentes

- = Lugares - depósitos de recursos, representantes do "estado"
- | = Transições - ações ou eventos que provocam mudança
- = Arcos orientados ponderados - interligam lugares e transições, sentido da mudança



22

kroton  
pela educação

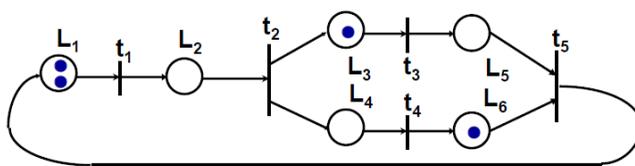
## Aula 5

### Redes de Petri – Modelo Gráfico

Associado a cada transição  $t_n$  existe um conjunto de:

**Lugares de Entrada** ( $L_5$  e  $L_6$  são lugares de entrada de  $t_5$ ) e

**Lugares de Saída** ( $L_3$  e  $L_4$  são lugares de saída de  $t_2$ )



23

kroton  
ponto por educar

## Aula 5

### Redes de Petri – Modelo Gráfico

□ **MARCAS** - são representadas por pontos dentro dos lugares. Podem indicar lugares ativos ou número de recursos associados a cada lugar.

□ **MARCAÇÃO** - corresponde ao número de marcas, em um certo instante, e como estão distribuídas pelos lugares da rede (representa o estado da rede naquele instante).

□ **COMPORTAMENTO DINÂMICO** - evolução do sistema ao longo do tempo, sucessão de marcações ao longo do tempo.

• A marcação de uma rede pode ser representada através de um **vetor**; a marcação no instante  $i$  é  $M_i = (201001)$ , onde **cada elemento** indica o **número de marcas no lugar** correspondente, no instante considerado.

16

24

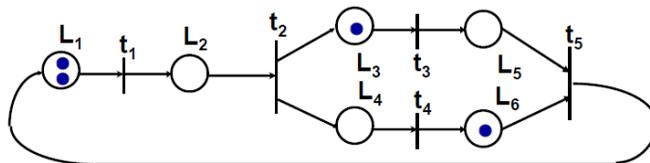
kroton  
ponto por educar

## Aula 5

## Redes de Petri – Modelo Gráfico

Rede de Petri é definida pele grafo  
e por sua marcação inicial

$$M_0 = (2 \ 0 \ 1 \ 0 \ 0 \ 1)$$



25

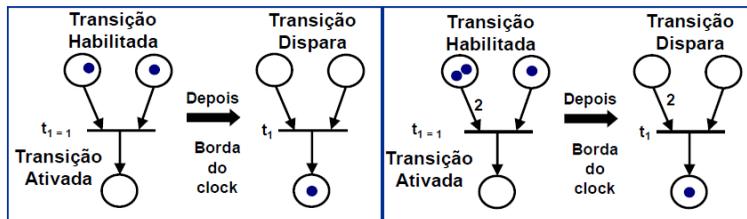
kroton  
pensando por educar

## Aula 5

## Redes de Petri – Evolução da Rede

### DISPARO DA TRANSIÇÃO

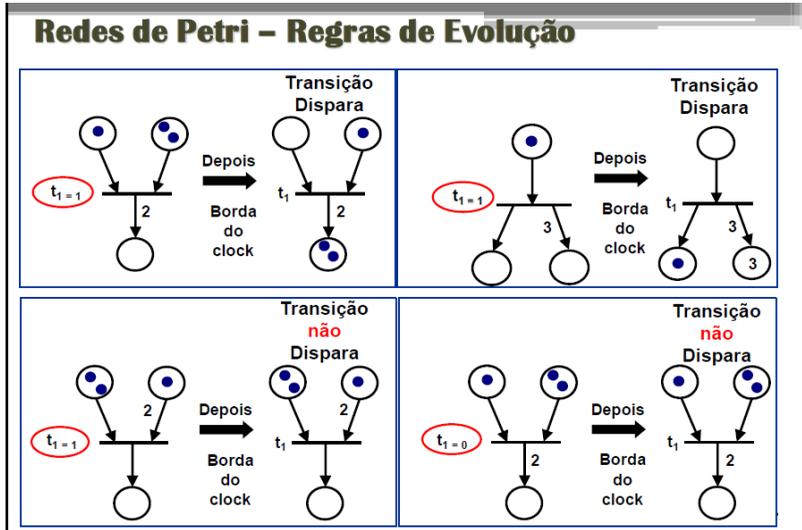
- **Condição:** Transição habilitada E ativada E borda do clock
- **Efeito:** Consome marcas dos lugares de entrada e gera marcas nos lugares de saída da transição, dependendo do peso dos arcos
  - ⇒ Transição Habilitada: todos os lugares de entrada possuem marcas suficientes para serem consumidas;
  - ⇒ Transição Ativada (t=1): transição verdadeira, ocorrência do evento a ela associada



26

kroton  
pensando por educar

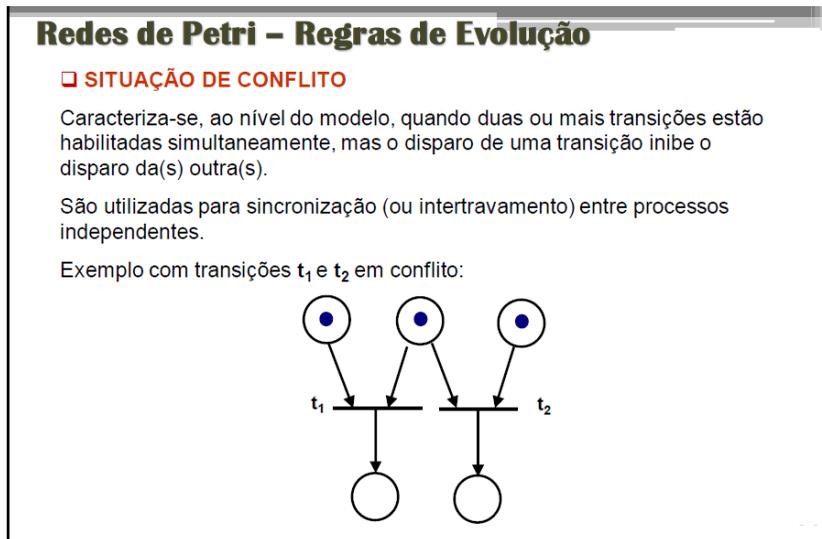
## Aula 5



27

kroton  
pensando por educar

## Aula 5



28

kroton  
pensando por educar

## Aula 5

### Redes de Petri – Diagrama de Marcações

#### □ SEQUÊNCIA DE DISPARO DE TRANSIÇÕES

Seja  $\underline{S}$  uma sequência finita de transições pertencentes ao conjunto  $T = \{t_1, t_2, \dots, t_i, \dots, t_n\}$  de transições da rede, ou seja:  $S = \{t_i, t_{i+1}, \dots, t_{i+k}\}$ .

- $\underline{S}$  será uma sequência de transições ativável, a partir de uma certa marcação  $M_i$  da rede, se e somente se, existirem as marcações  $M_{i+1}, M_{i+2}, \dots, M_{i+(k+1)}$  e estas marcações forem alcançáveis a partir do disparo das transições correspondentes, ou seja:

$$M_i \xrightarrow{t_i} M_{i+1} \xrightarrow{t_{i+1}} M_{i+2} \dots M_{i+k} \xrightarrow{t_{i+k}} M_{i+k+1}$$

29



## Aula 5

### Redes de Petri – Diagrama de Marcações

$S = \{t_1, t_3, t_5, t_6, t_7, t_1, t_2, t_4\}$  é uma sequência ativável a partir de  $M_0$

$$M_0 = (1 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0)$$

$$M_1 = (0 \ 1 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0) \left. \begin{array}{l} t_1 \\ t_3 \end{array} \right\}$$

$$M_2 = (0 \ 0 \ 0 \ 1 \ 1 \ 0 \ 0 \ 0 \ 0 \ 0) \left. \begin{array}{l} t_3 \\ t_5 \end{array} \right\}$$

$$M_3 = (0 \ 0 \ 0 \ 1 \ 0 \ 1 \ 0 \ 0 \ 0 \ 0) \left. \begin{array}{l} t_5 \\ t_6 \end{array} \right\}$$

$$M_4 = (0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0) \left. \begin{array}{l} t_6 \\ t_7 \end{array} \right\}$$

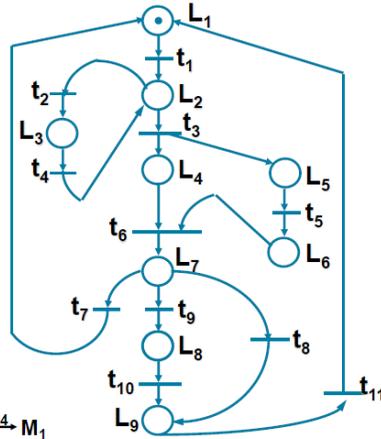
$$M_0 = (1 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0) \left. \begin{array}{l} t_7 \\ t_1 \end{array} \right\}$$

$$M_1 = (0 \ 1 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0) \left. \begin{array}{l} t_1 \\ t_2 \end{array} \right\}$$

$$M_5 = (0 \ 0 \ 1 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0) \left. \begin{array}{l} t_2 \\ t_4 \end{array} \right\}$$

$$M_1 = (0 \ 1 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0) \left. \begin{array}{l} t_4 \end{array} \right\}$$

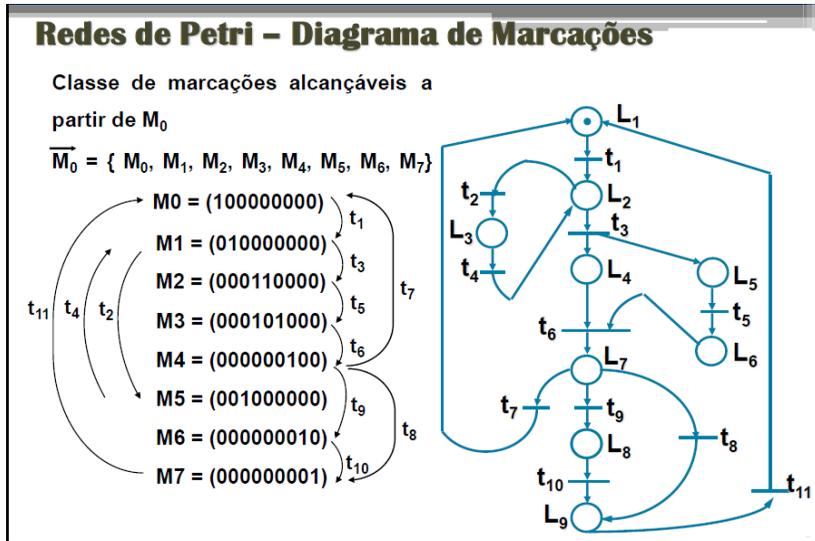
$$M_0 \xrightarrow{t_1} M_1 \xrightarrow{t_3} M_2 \xrightarrow{t_5} M_3 \xrightarrow{t_6} M_4 \xrightarrow{t_7} M_0 \xrightarrow{t_1} M_1 \xrightarrow{t_2} M_5 \xrightarrow{t_4} M_1$$



30



## Aula 5



31

  
 kroton  
 paixão por educar

  
 kroton  
 paixão por educar

## Bibliografia desta aula:

-www.altera.com.br  
 (manual do PLD D2-115)

Sistemas Digitais: Princípios e Aplicações – TOCCI, 11ª edição, 2011.

32

